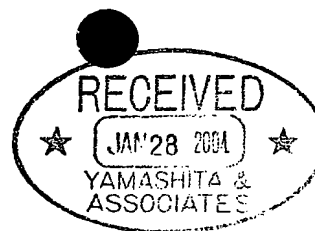


P C T

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]



出願人又は代理人 の書類記号 I P Y - 1 3 4	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ I P E A / 4 1 6)を参照すること。	
国際出願番号 P C T / J P 0 3 / 0 7 8 5 6	国際出願日 (日.月.年) 2 0 . 0 6 . 0 3	優先日 (日.月.年) 2 1 . 0 6 . 0 2
国際特許分類 (I P C) I n t . C 1 ' G 0 2 B 6 / 1 2 2		
出願人(氏名又は名称) 日本電気株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 6 ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 2 0 . 0 6 . 0 3	国際予備審査報告を作成した日 0 9 . 0 1 . 0 4		
名称及びあて先 日本国特許庁 (I P E A / J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 日夏 貴史	2 K	3 3 1 3
電話番号 03-3581-1101 内線 3255			

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-22 ページ、 出願時に提出されたもの
明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
明細書 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

☒ 請求の範囲 第 3, 6-17 項、 出願時に提出されたもの
請求の範囲 第 _____ 項、 PCT19条の規定に基づき補正されたもの
請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
請求の範囲 第 1, 2, 4, 5, 18-21 項、 22. 12. 03 付の書簡と共に提出されたもの

☒ 図面 第 1-36 ~~ページ~~/図、 出願時に提出されたもの
図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出された磁気ディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ
☐ 請求の範囲 第 _____ 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)

請求の範囲 1-21 有
請求の範囲 有無

進歩性 (IS)

請求の範囲 有
請求の範囲 1-21 有無

産業上の利用可能性 (IA)

請求の範囲 1-21 有
請求の範囲 有無

2. 文献及び説明 (PCT規則70.7)

文献1: JP 5-188231 A (住友電気工業株式会社), 1993.07.30
文献2: JP 3-158802 A (日立電線株式会社), 1991.07.08
文献3: JP 2000-147283 A (日本電信電話株式会社), 2000.05.26
文献4: JP 9-73021 A (株式会社フジクラ), 1997.03.18

請求の範囲1, 6, 10, 14, 18

請求の範囲1, 6, 10, 14, 18に記載された発明と、文献1又は2に記載された発明とは、請求の範囲1, 6, 10, 14, 18に記載された発明が、少なくとも一本の光導波路と、前記少なくとも一本の光導波路と接続されるスラブ導波路を備える光導波路回路に関する発明であるのに対して、文献1又は2には、スラブ導波路に関する記載がない点でのみ相違し、その他の点では一致する（例えば、文献1の【0009】—【0011】、【0024】、【0028】、あるいは、文献2の第1図、第3頁右下欄第1—3行、第3頁左下欄第1—8行、第4頁右上欄第8—11行等を参照。）。

しかしながら、エッチングによってスラブ導波路を形成する場合においても、スラブ導波路表面に微小な凹凸が生じ、光の伝送損失が生じるという問題があることは明らかであるから、第2のコアが少なくとも一本の光導波路とスラブ導波路に渡って、第1のコアを覆うように形成することは、当業者が容易に想到し得ることである。

請求の範囲2-4, 7, 8, 11, 12, 15, 16, 19, 20

文献3には、AWGのスラブ導波路とアレイ導波路との接続部での光の伝搬損失を低減するために、アレイ導波路のコア間に埋設層を設け、その高さがスラブ導波路から離れるほど低くなるように形成する点は記載されている（【0013】、【図1】を参照。）が、スラブ導波路の第1コアの上面や側面が埋設層（第2コア）で覆われることの記載はなく、また、アレイ導波路の第1コア上を埋設層（第2コア）で覆うことの記載もない。

しかしながら、エッチングによって導波路表面に微小な凹凸が生じ、光の伝送損失が生じるという問題は、全ての光導波路回路に共通する問題であるから、文献3に記載された発明において、スラブ導波路の第1コアの上面や側面、アレイ導波路の第1コア上を埋設層（第2コア）で覆うことは、当業者が容易に想到し得ることである。

かかる点は、Y分岐型回路についても同様であり、文献3に記載された、分岐した2つのコアで挟まれた領域に、コアと同一材料から構成する埋設層を備えたY分岐型回路（【0024】、【図4】を参照。）において、コアの上面及び側面をコアと同一の屈折率を有する薄膜層で覆うことは、当業者が容易に想到し得ることである。

補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

第 V 2 欄の続き

請求の範囲 5, 9, 13, 17, 21

新たに引用した文献 4 の【0014】、【図 1】には、方向性結合器において、2 本の光導波路の結合領域に、2 本の光導波路の底部を連結するように光結合層が形成されることが記載されている。これにより、結合領域では光導波路が光結合層を介して直接連結されるため、短い結合領域で光結合が可能である（【0009】を参照。）。また、【0021】、【図 4】には、光導波路および光結合層を覆うように、これらより低屈折率のクラッド層を設けた構造にしても良いと記載されている。

一方、文献 1 又は 2 には、コアの上面及び側面をコアと同一の屈折率を有する薄膜層で覆う点が記載されている。これにより、エッチングによりコアパターンを形成する際に生じるコア表面の微小な凹凸による光の伝搬損失を低減することができる。

ここで、エッチングによって導波路表面に微小な凹凸が生じ、光の伝送損失が生じるという問題は、全ての光導波路回路に共通する問題であるから、文献 4 に記載された発明において、コアの上面及び側面をコアと同一の屈折率を有する薄膜層で覆うことは、当業者が容易に想到し得ることである。

請求の範囲

1. (補正後) 少なくとも一本の光導波路と、前記少なくとも一本の光
5 導波路と接続されるスラブ導波路と、を備えた光導波路回路において、

前記少なくとも1本の光導波路と前記スラブ導波路は、第1のコアと、
この第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの
間に設けられた第2のコアとを備え、

前記第2のコアは、前記少なくとも一本の光導波路と前記スラブ導波
10 路に渡って、前記第1のコアを覆うように形成されており、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

前記第2コアと前記クラッドとの境界は滑らかに形成されたことを特
徴とする光導波路回路。

2. (補正後) 光信号を少なくとも1本の光導波路から複数の光導波路
15 に分岐させ、または前記複数の光導波路から少なくとも1本の光導波路
に合流させる光導波路回路であって、

前記少なくとも一本の光導波路と前記複数の光導波路は、少なくとも
1本から複数本に分岐又は複数本から少なくとも1本に合流する第1の
コアと、少なくとも前記第1コアを埋め込むクラッドと、前記第1コア
20 と前記クラッドとの間に設けられた第2のコアとを備え、

前記複数の光導波路で複数のに分かれた第1のコアは、光信号の分岐点
または合流点から離れるにしたがって間隔が広がり、

前記複数の光導波路の第2のコアは、前記分岐点または合流点近傍の
前記複数のに分かれた第1コアの間の間隙に形成されており、

25 前記第2のコアは前記少なくとも一本の光導波路から前記複数の光導
波路に渡って、前記第1のコアを覆うように形成されており、

前記第 2 コアの屈折率は前記クラッドの屈折率より大きく、

前記第 2 コアと前記クラッドとの境界は滑らかであり、

前記第 1 コア間の間隙に形成された前記第 2 コアの膜厚は、前記複数
に分かれた第 1 コアの間隔が広がるにしたがい薄くなるように形成され
5 ていることを特徴とする光導波路回路。

3. 前記光導波路回路は、Y 分岐型回路であることを特徴とする請求
の範囲第 2 項に記載の光導波路回路。

4. (補正後) 少なくとも 1 本の入力導波路を接続した第 1 スラブ導波
路と、少なくとも 1 本の出力導波路を接続した第 2 スラブ導波路と、こ
10 れら第 1、第 2 スラブ導波路間に光路長差を設けて形成されたアレイ導
波路とを備えた光導波路回路において、

前記第 1 スラブ導波路、前記第 2 スラブ導波路及びアレイ導波路は、
前記アレイ導波路において複数に分かれ、前記第 1 及び第 2 スラブ導波
路において少なくとも 1 本になる第 1 のコアと、前記第 1 コアを埋め込
15 むクラッドと、前記第 1 コアと前記クラッドとの間に設けられた第 2 の
コアとを備え、

前記アレイ導波路の第 2 のコアは、少なくとも前記第 1 及び第 2 スラ
ブ導波路と前記アレイ導波路との接続部およびその近傍の複数に分かれ
た第 1 コアの間隙に形成されており、

20 前記第 2 のコアは前記第 1 スラブ導波路、アレイ導波路及び前記第 2
スラブ導波路に渡って、前記第 1 のコアを覆うように形成されており、

前記第 2 コアの屈折率は前記クラッドの屈折率より大きく、

前記第 2 コアと前記クラッドとの境界は滑らかであり、

前記アレイ導波路の第 1 コア間の間隙に形成された前記第 2 コアの膜
25 厚は、前記第 1 コアの間隔が広がるにしたがい薄くなるように形成され
ていることを特徴とする光導波路回路。

5. (補正後) 複数の第1コアが互いに近接した近接導波路を有する光導波路回路において、

前記光導波路は、複数の第1コアと、これらの第1コアを埋め込むクラッドと、前記第1コアと前記クラッドとの間に設けられて前記第1コアを覆う第2コアを備え、

前記近接導波路は前記第1コアの間の間隙に前記第2のコアが形成され、前記近接導波路を除く導波路では、前記第1コアの間の間隙に前記第2のコアが形成されておらず、

前記第2コアの屈折率は前記クラッドの屈折率より大きく、

10 前記第2コアと前記クラッドとの境界は滑らかに形成されていることを特徴とする光導波路回路。

6. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第1項に記載の光導波路回路。

15 7. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第2項に記載の光導波路回路。

8. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

20 前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第4項に記載の光導波路回路。

9. 前記第2コアに覆われる前記第1コアは略矩形の断面を有し、

前記第2コアは、前記第1コアの上面および側面を覆うことを特徴とする請求の範囲第5項に記載の光導波路回路。

10. 前記第1コアの少なくとも一部を覆う前記第2コアの厚さは、

25 前記第1コアの厚さの2倍以下であることを特徴とする請求の範囲第1項に記載の光導波路回路。

1 1. 前記第 1 コアの少なくとも一部を覆う前記第 2 コアの厚さは、前記第 1 コアの厚さの 2 倍以下であることを特徴とする請求の範囲第 2 項に記載の光導波路回路。

5 1 2. 前記第 1 コアの少なくとも一部を覆う前記第 2 コアの厚さは、前記第 1 コアの厚さの 2 倍以下であることを特徴とする請求の範囲第 4 項に記載の光導波路回路。

1 3. 前記第 1 コアの少なくとも一部を覆う前記第 2 コアの厚さは、前記第 1 コアの厚さの 2 倍以下であることを特徴とする請求の範囲第 5 項に記載の光導波路回路。

10 1 4. 前記第 2 コアの屈折率は前記第 1 コアの屈折率の 1.01 倍以下であることを特徴とする請求の範囲第 1 項に記載の光導波路回路。

1 5. 前記第 2 コアの屈折率は前記第 1 コアの屈折率の 1.01 倍以下であることを特徴とする請求の範囲第 2 項に記載の光導波路回路。

15 1 6. 前記第 2 コアの屈折率は前記第 1 コアの屈折率の 1.01 倍以下であることを特徴とする請求の範囲第 4 項に記載の光導波路回路。

1 7. 前記第 2 コアの屈折率は前記第 1 コアの屈折率の 1.01 倍以下であることを特徴とする請求の範囲第 5 項に記載の光導波路回路。

20 1 8. (補正後) 少なくとも一本の光導波路と、前記少なくとも一本の光導波路と接続されるスラブ導波路と、を備えた光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして前記少なくとも一本の光導波路から前記スラブ導波路に渡って第 1 コアを形成する工程と、

25 前記第 1 コアの側面および上面に屈折率が前記クラッドの屈折率より大きい材料からなる第 2 コア層を形成する工程と、

前記第 2 コア層を熱によるリフローによって表面を滑らかに成形し第

2 コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする光導波路回路の製造方法。

19. (補正後) 光信号を少なくとも1本の光導波路から複数の光導波路に分岐させ、または複数の光導波路から少なくとも1本の光導波路に合流させる光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして、少なくとも1本から複数本に分岐又は複数本から少なくとも1本に合流し、光信号の分岐点または合流点から離れるにしたがって間隔が広がる第1コアを形成する工程と、

前記少なくとも一本の光導波路から前記複数の光導波路に渡って、前記第1コアの上部および複数に分かれた第1コア間に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形するとともに、前記複数に分かれた第1コアの間隔が広がるにしたがって複数に分かれた第1コア間の間隙に形成される前記第2コア層の膜厚が薄くなるように成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程とを少なくとも有することを特徴とする光導波路回路の製造方法。

20. (補正後) 少なくとも1本の入力導波路を接続した第1スラブ導波路と、少なくとも1本の出力導波路を接続した第2スラブ導波路と、これら第1、第2スラブ導波路間に光路長差を設けて形成された複数のコアを有するアレイ導波路とを備えた光導波路回路の製造方法において、コア層を成膜する工程と、

前記コア層を選択的にエッチングして、前記第1スラブ導波路、アレイ導波路及び前記第2スラブ導波路において、前記第1及び第2スラブ

導波路と前記アレイ導波路との接続点で複数に分かれ、前記第1、第2
スラブ導波路との接続点から離れるにしたがって間隔が広がる第1コア
を形成する工程と、

5 少なくとも前記第1スラブ導波路、アレイ導波路及び前記第2スラブ
導波路に渡って、前記第1コアの上部および複数に分かれた第1コア間
に屈折率が前記クラッドの屈折率より大きい材料からなる第2コア層を
形成する工程と、

10 前記第2コア層を熱によるリフローによって表面を滑らかに成形する
とともに、前記複数に分かれた第1コアの間隔が広がるにしたがって前
記複数に分かれた第1コア間の間隙に形成される前記第2コア層の膜厚
が薄くなるように成形し第2コアを形成する工程と、

前記第2コア上に前記クラッドを形成する工程を少なくとも有するこ
とを特徴とする光導波路回路の製造方法。

21. (補正後) 複数の第1コアが互いに近接した近接導波路を有
15 する光導波路回路の製造方法において、

コア層を成膜する工程と、

前記コア層を選択的にエッチングして前記複数の第1コアを形成する
工程と、

20 前記第1コアの上部および前記複数の第1コア間に屈折率が前記クラ
ッドの屈折率より大きい材料からなる第2コア層を形成する工程と、

前記第2コア層を熱によるリフローによって表面を滑らかに成形する
とともに、前記近接導波路において前記第1コアの間の間隙に前記第2
のコアが形成され且つ前記近接導波路を除く導波路において前記第1コ
アの間の間隙に前記第2のコアが形成されないように成形する工程と、

25 前記第2コア上に前記クラッドを成膜する工程を少なくとも有するこ
とを特徴とする光導波路回路の製造方法。

CLAIMS (amended)

1. (Amended) An optical waveguide circuit comprising:

at least one optical waveguide; and

5 a slab waveguide connected to said at least one optical waveguide,

said at least one optical waveguide and slab waveguide comprising: a first core;

a cladding that buries said first core; and

10 a second core that is formed between said first core and cladding,

wherein said second core is so formed throughout said at least optical waveguide and slab waveguide as to cover said first core,

15 the refractive index of said second core is higher than the refractive index of said cladding, and

the boundary between said second core and cladding is made smooth.

2. (Amended) An optical waveguide circuit that allows an

20 optical signal propagating through at least one optical waveguide to branch into a plurality of optical waveguides, or converges optical signals propagating through a plurality of optical waveguides into at least one optical waveguide,

said at least one optical waveguide and plurality of
 25 optical waveguides comprising:

a first core that branches from at least one core to a plurality of cores or that is converged from a plurality of cores into at least one core;

a cladding that buries at least said first core; and

a second core formed between said first core and cladding,
wherein each interval between the branches of said first
core that branches in the plurality of optical waveguides
becomes wider as said first core gets away from a branch point
5 or converging point of an optical signal,

said second core of said plurality of optical waveguides
is formed in the gaps between said branches of first core at
the position in the vicinity of the branch point or converging
point,

10 said second core is so formed throughout said at least
one optical waveguide and plurality of optical waveguides as
to cover said first core,

the refractive index of said second core is higher than
the refractive index of said cladding,

15 the boundary between said second core and cladding is
made smooth, and

the film thickness of said second core formed in the gaps
between said branches of first core becomes thinner as the
interval between said branches of first core becomes wider.

20 3. The optical waveguide circuit according to claim 2,
wherein said optical waveguide circuit is a Y-shaped branch
circuit.

4. (Amended) An optical waveguide circuit comprising:

a first slab waveguide connected at least one input
25 waveguide;

a second slab waveguide connected at least one output
waveguide; and

arrayed waveguides formed between said first and second
slab waveguides with optical path length differences,

said first slab waveguide, said second slab waveguide and said arrayed waveguides comprising: a first core that branches in the arrayed waveguides and that is converged into at least one core in said first or second slab waveguides;

5 a cladding that buries said first core: and
a second core formed between said first core and cladding, wherein said second core of said arrayed waveguides is formed in the gaps between the branches of said first core at connection areas between said first and second slab waveguides and said arrayed waveguides and the portion near the
10 connection areas,

said second core is so formed throughout said first slab waveguide, arrayed waveguides, and second slab waveguide as to cover said first core,

15 the refractive index of said second core is higher than the refractive index of said cladding,

the boundary between said second core and cladding is made smooth, and

the film thickness of said second core formed in the gaps
20 between said branches of first core of said arrayed waveguides becomes thinner as the interval between said branches of first core becomes wider.

5. (Amended) An optical waveguide circuit comprising proximity waveguides in which a plurality of first cores are nearby
25 arranged to each other,

said optical waveguide comprising:

a plurality of first cores;

a cladding that buries said first cores; and

a second core that is formed between said first cores and

cladding to cover said first cores,

wherein said second core is formed in the gaps between said first cores in said proximity waveguides, and said second core is not formed in the gaps between said first cores in the waveguides other than said proximity waveguides,

the refractive index of said second core is higher than the refractive index of said cladding, and

the boundary between said second core and cladding is made smooth.

6. The optical waveguide circuit according to claim 1, wherein said first core that is covered by said second core has a substantially rectangular cross-section, and said second core covers the upper surface and both side surfaces of said first core.

7. The optical waveguide circuit according to claim 2, wherein said first core that is covered by said second core has a substantially rectangular cross-section, and said second core covers the upper surface and both side surfaces of said first core.

8. The optical waveguide circuit according to claim 4, wherein said first core that is covered by said second core has a substantially rectangular cross-section, and said second core covers the upper surface and both side surfaces of said first core.

9. The optical waveguide circuit according to claim 5, wherein said first core that is covered by said second core has a substantially rectangular cross-section, and said second core covers the upper surface and both side surfaces of said first core.

10. The optical waveguide circuit according to claim 1,
wherein the thickness of said second core that covers at least
a part of said first core is less than or equal to twice the
thickness of said first core.

5 11. The optical waveguide circuit according to claim 2,
wherein the thickness of the second core that covers at least
a part of said first core is less than or equal to twice the
thickness of said first core.

12. The optical waveguide circuit according to claim 4,
10 wherein the thickness of said second core that covers at least
a part of said first core is less than or equal to twice the
thickness of said first core.

13. The optical waveguide circuit according to claim 5,
wherein the thickness of said second core that covers at least
15 a part of said first core is less than or equal to twice the
thickness of said first core.

14. The optical waveguide circuit according to claim 1,
wherein the refractive index of said second core is less than
or equal to 1.01 times the refractive index of said first core.

20 15. The optical waveguide circuit according to claim 2,
wherein the refractive index of said second core is less than
or equal to 1.01 times the refractive index of said first core.

16. The optical waveguide circuit according to claim 4,
wherein the refractive index of said second core is less than
25 or equal to 1.01 times the refractive index of said first core.

17. The optical waveguide circuit according to claim 5,
wherein the refractive index of said second core is less than
or equal to 1.01 times the refractive index of said first core.

18. (Amended) A manufacturing method of an optical waveguide

circuit comprising: at least one optical waveguide; and a slab waveguide connected to said at least one optical waveguide, said method comprising at least the steps of:

forming a core layer;

- 5 selectively etching said core layer to form a first core throughout said at least one optical waveguide and slab waveguide;

forming a second core layer that covers the upper surface and both side surfaces of said first core, said second core
10 layer being made of a material having a refractive index higher than the refractive index of said cladding;

applying a heat reflow to said second core layer to smooth the surface thereof to complete a second core; and

forming said cladding on said second core.

- 15 19. (Amended) A manufacturing method of an optical waveguide circuit that allows an optical signal propagating through at least one optical waveguide to branch into a plurality of optical waveguides, or converges optical signals propagating through a plurality of waveguides into at least one optical
20 waveguide, said method comprising at least the steps of:

forming a core layer;

- selectively etching said core layer to form a first core that branches from at least one core to a plurality of cores or that is converged from a plurality of cores into at least
25 one core, each interval of the branches of said first core becoming wider as said first core gets away from a branch point or converging point of an optical signal;

forming a second core layer on the upper portion of said first core and between the branches of said first core

throughout said at least one optical waveguide and plurality of optical waveguides, said second core layer being made of a material having a refractive index higher than the refractive index of said cladding;

5 applying a heat reflow to said second core layer to smooth the surface thereof and forming a second core such that the film thickness of said second core layer that is formed in the gaps between the branches of said first core becomes thinner as the interval between the branches of said first
10 core becomes wider; and

 forming said cladding on said second core.

20. (Amended) A manufacturing method of an optical waveguide circuit comprising: a first slab waveguide connected at least one input waveguide; a second slab waveguide connected at
15 least one output waveguide; and arrayed waveguides including a plurality of cores and formed between said first and second slab waveguides with optical path length differences, said method comprising at least the steps of:

 forming a core layer;

20 selectively etching said core layer to form said first core that branches in connection points between said first and second slab waveguides and arrayed waveguides in said first slab waveguide, arrayed waveguides, and second slab waveguide, each interval of the branches of said first core becoming
25 wider as said first core gets away from a connection point between said first and second slab waveguides and the arrayed waveguides;

 forming a second core layer on the upper portion of said first core and between the branches of said first core at

least throughout said first slab waveguide, arrayed waveguides, and second slab waveguide, said second core layer being made of a material having a refractive index higher than the refractive index of said cladding;

5 applying a heat reflow to said second core layer to smooth the surface thereof and forming a second core such that the film thickness of said second core layer that is formed in the gaps between the branches of said first core becomes thinner as the interval between the branches of said first
10 core becomes wider; and

 forming said cladding on said second core.

21. (Amended) A manufacturing method of an optical waveguide circuit comprising proximity waveguides in which a plurality of first cores are nearby arranged to each other, said method
15 comprising at least the steps of:

 forming a core layer:

 selectively etching said core layer to form the plurality of first cores;

 forming a second core layer on the upper portion of each
20 of said first cores and between said first cores, said second core layer being made of a material having a refractive index higher than the refractive index of said cladding;

 applying a heat reflow to said second core layer to smooth the surface thereof to form a second core in the gaps
25 between said first cores in said proximity waveguides such that said second core is not formed in the gaps between said first cores in the waveguides other than said proximity waveguides; and

 forming said cladding on said second core.

BEST AVAILABLE COPY

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Translation



Applicant's or agent's file reference IPY-134	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP2003/007856	International filing date (day/month/year) 20 June 2003 (20.06.2003)	Priority date (day/month/year) 21 June 2002 (21.06.2002)
International Patent Classification (IPC) or national classification and IPC G02B 6/122		
Applicant NEC CORPORATION		

- This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
- This REPORT consists of a total of 5 sheets, including this cover sheet.
☒ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).
These annexes consist of a total of 6 sheets.

- This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 20 June 2003 (20.06.2003)	Date of completion of this report 09 January 2004 (09.01.2004)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

BEST AVAILABLE COPY

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP2003/007856

I. Basis of the report

1. With regard to the elements of the international application:*

- ☐ the international application as originally filed
- ☒ the description:
pages _____ 1-22 _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☒ the claims:
pages _____ 3, 6-17 _____, as originally filed
pages _____, as amended (together with any statement under Article 19
pages _____, filed with the demand
pages _____ 1, 2, 4, 5, 18-21 _____, filed with the letter of _____ 22 December 2003 (22.12.2003)
- ☒ the drawings:
pages _____ 1-36 _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
pages _____, as originally filed
pages _____, filed with the demand
pages _____, filed with the letter of _____

2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.
These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).**

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

** Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP 03/07856

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-21	YES
	Claims		NO
Inventive step (IS)	Claims		YES
	Claims	1-21	NO
Industrial applicability (IA)	Claims	1-21	YES
	Claims		NO

2. Citations and explanations

Document 1: JP 5-188231 A (Sumitomo Electric Industries, Ltd.), 30 July 1993

Document 2: JP 3-158802 A (Hitachi Cable, Ltd.), 8 July 1991

Document 3: JP 2000-147283 A (Nippon Telegraph and Telephone Corp.), 26 May 2000

Document 4: JP 9-73021 A (Fujikura Ltd.), 18 March 1997

Claims 1, 6, 10, 14, and 18

The inventions described in claims 1, 6, 10, 14, and 18 and the inventions disclosed in documents 1 and 2 only differ in that the inventions described in claims 1, 6, 10, 14, and 18 pertain to an optical waveguide circuit provided with at least one optical waveguide and a slab waveguide connected to the aforementioned optical waveguide, whereas documents 1 and 2 make no disclosures pertaining to a slab waveguide, but all other features are the same (for examples, see document 1 (paragraphs [0009] to [0011], [0024], and [0028]) or document 2 (fig. 1, page 3, lower right column, lines 1 to 3, page 3, lower left column, lines 1 to 8, page 4, upper right column, lines 8 to 11)).

However, it is obvious that the problem of microscopic unevenness occurring in the surface of the

slab waveguide, thereby causing optical transmission loss, also occurs when etching is used to form a slab waveguide, and thus, a person skilled in the art could easily conceive of forming the second cores so that they extend across at least one optical waveguide and slab waveguide and cover the first cores.

Claims 2 to 4, 7, 8, 11, 12, 15, 16, 19, and 20

Document 3 discloses a feature wherein, in order to reduce optical propagation loss at a connecting part between an AWG slab waveguide and an array waveguide, an embedded layer is provided between the cores of the array waveguide, said embedded layer being formed so that the height thereof decreases moving away from the slab waveguide (see paragraph [0013], fig. 1), but document 3 does not indicate that the upper surface or side surfaces of the first cores of the slab waveguide are covered by the embedded layer (second cores), nor does it indicate that the embedded layer (second cores) covers the first cores of the array waveguide.

However, the problem of etching causing microscopic unevenness in a waveguide surface, thereby causing optical transmission loss, is common to all optical waveguide circuits, and thus, a person skilled in the art could easily conceive of adapting the invention disclosed in document 3 so that the upper surface and side surfaces of the first cores of the slab waveguide and the first cores of the array waveguide are covered by an embedded layer (second cores).

The same feature applies to Y-junction circuits, and thus, a person skilled in the art could easily conceive of the Y-junction circuit having in a region between two branching cores an embedded layer comprising the same material as the cores, disclosed in document 3 (see paragraph [0024], fig. 4), wherein the upper surface and

side surfaces of the cores are covered with a thin-film layer having the same index of refraction as the cores.

Claims 5, 9, 13, 17, and 21

Newly cited document 4 (paragraph [0014], fig. 1) discloses a directional coupler wherein an optical coupling layer is formed in a region where two optical waveguides join such that the base parts of the two optical waveguides are connected. As a result of this feature, the optical waveguides are directly connected via the optical coupling layer in the coupling region, allowing optical coupling in a short coupling region (see paragraph [0009]). Further, document 4 (paragraph [0021] and fig. 4) also indicates that the invention can also have a structure wherein a clad layer with an index of refraction lower than that of the optical waveguides and the optical coupling layer is provided so as to cover the optical waveguides and the optical coupling layer.

Meanwhile, documents 1 and 2 disclose a feature wherein the upper surface and side surfaces of cores are covered with a thin-film layer having the same index of refraction as that of the cores. As a result of this feature, optical transmission loss due to microscopic unevenness in the core surface occurring during the formation of the core pattern using etching can be reduced.

Here, the problem of etching causing microscopic unevenness in a waveguide surface, thereby causing optical transmission loss, is common to all optical waveguide circuits, and thus, a person skilled in the art could easily conceive of adapting the invention disclosed in document 4 so that the upper surface and side surfaces of the cores are covered by a thin-film layer having the same index of refraction as that of the cores.